

CLIPPEDIMAGE= JP402020018A
PAT-NO: JP402020018A
DOCUMENT-IDENTIFIER: JP 02020018 A
TITLE: ELECTRODE STRUCTURE FOR PLASMA PROCESSOR
PUBN-DATE: January 23, 1990
INVENTOR-INFORMATION:
NAME
MURAI, TAKESHI
ASSIGNEE-INFORMATION:
NAME COUNTRY
M SETETSUKU KK N/A
APPL-NO: JP63170153
APPL-DATE: July 8, 1988
INT-CL (IPC): H01L021/22; H01L021/203 ; H01L021/265
US-CL-CURRENT: 156/345

ABSTRACT:

PURPOSE: To dope without contamination with electrode components by composing an electrode of a silicon single crystal doped with the same type of dopant as that to be doped on a wafer to be processed.

CONSTITUTION: An upper electrode 2a connected to a high frequency power source 3 and a lower electrode 2b disposed directly under the electrode 2a are arranged in the upper section in a chamber 5. Doping gas is supplied into the chamber 5 through a gas supply tube 4, flows between electrodes 2 in a laminar flow or diffusion, and is discharged externally from a discharge tube 6. For example, when phosphorus is intended to be doped in a wafer 1 to be processed, a phosphorus-doped silicon single crystal doped in high concentration with phosphorus is cut to be formed in the electrode 2 for use. The specific resistance of the crystal is normally $0.1\Omega\text{-cm}$ or less. A high frequency discharge is generated by applying it to a flat plate upper electrode 2a to generate a plasma in the doping gas and to ionize it, and

dopant is doped on
the wafer 1 to be processed with the gas.

COPYRIGHT: (C)1990,JPO&Japio

⑫ 公開特許公報(A) 平2-20018

⑤ Int. Cl.⁹

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)1月23日

H 01 L 21/22
21/203
21/265E
Z 7738-5F
7630-5F

7522-5F H 01 L 21/265

F

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 プラズマ処理装置の電極構造

⑯ 特 願 昭63-170153

⑰ 出 願 昭63(1988)7月8日

⑱ 発 明 者 村 井 剛 東京都台東区谷中3丁目6番16号 エム・セテック株式会
社内⑲ 出 願 人 エム・セテック株式会 東京都台東区谷中3丁目6番16号
社

⑳ 代 理 人 弁理士 森 義 明

プラズマ処理装置の電極構造

2. 特許請求の範囲

(1) 被処理ウェハにドーピングするドーパントと同じ種類のドーパントをドーピングしたシリコン単結晶にて電極を構成して成る事を特徴とするプラズマ処理装置の電極構造。

(2) シリコン単結晶の比抵抗を $0.1\Omega\cdot\text{cm}$ 以下とする事を特徴とする特許請求の範囲第1項に記載のプラズマ処理装置の電極構造。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、LSI製造工程におけるプラズマ処理装置の電極構造の改良に関する。

(従来の技術とその問題点)

従来、ECR装置又はグロー放電を利用したプラズマドーピング装置では、アルミニウム、グラファイト又はシリコンカーバイド(SiC)をコーティングしたグラファイト材料等が電極(ECR装置ではサセプトと言う。)として使用されていた。

これらの材料を使用した電極にてグロー放電を

行くと、グロー放電により発生したプラズマに前記電極が直接曝されるため、電極の持つ成分がスパッタされてプラズマ中に飛び出し、ドーパント成分と共に不純物として被処理ウェハ中にドーパされてしまうと言う欠点があった。

(発明の目的)

本発明はかかる従来例の欠点に鑑みて成されたもので、その目的とする処は電極に被処理ウェハにドーピングするドーパントと同種のドーパントを高濃度でドーパしたシリコン単結晶を使用する事により、電極成分によって被処理ウェハが汚染されるというような事のない画期的なプラズマ処理装置の電極構造を提供するにある。

(問題点を解決するための手段)

本発明は、前記目的を達成するために、

①被処理ウェハ(1)にドーピングするドーパントと同じ種類のドーパントをシリコン単結晶にドーピングする。

②このシリコン単結晶を切り出して電極(2)を構成する。

と言う技術的手段を採用しており、第2項では；
 ①シリコン単結晶の比抵抗を $0.1\Omega\text{-cm}$ 以下とする。
 ；と言う技術的手段を採用している。

(作用)

①上記の電極(2)に印加してグロー放電を生起させ、電極(2)間にプラズマを発生させる。
 ②下部電極(2b)上に静置された被処理ウェハ(1)はプラズマ化とイオン化されたドーピングガスによってドーパされるが、この時プラズマに直接曝された電極(2)からもスパッタされたドーパントを始め、重金属不純物を含めて被処理ウェハ(1)とほぼ同一の成分が飛び出し、同様に被処理ウェハ(1)にドーパされる。
 ③その結果、被処理ウェハ(1)の成分が変化することもなく、電極成分に汚染される事なくドーピング処理が行なわれる。

(実施例)

以下、本発明の実施例に付いて詳述する。
 現在のプラズマ処理装置(A)では種々の放電形式のものが使用されているが、ここでは第1図のよ

使用して形成した電極(2)を使用する事になる。
 ここでシリコン単結晶の比抵抗は電極(2)として使用するためには通常 $0.1\Omega\text{-cm}$ 以下(実用範囲としては $1\sim 0.005\Omega\text{-cm}$)が望ましく、ヒ素ドーパに関しては更に低い $0.005\Omega\text{-cm}$ 以下(実用範囲としては $1\sim 0.001\Omega\text{-cm}$)が望ましい。

又、ドーピングガスは、例えばボロンドーピングの場合には B_2H_6 、リンドーピングの場合は PH_3 、ヒ素ドーピングの場合は AsH_3 が用いられる。

しかして、平行平板型のプラズマ処理装置(A)の下部電極(2b)上に複数の被処理ウェハ(1)を載置し、静かに所定の回転速度で回転させつつガス供給管(4)からドーピングガスをチャンバ(5)内に供給し、被処理ウェハ(1)上を層流として外周方向に流す。同時に被処理ウェハ(1)の直上に配置された平板上部電極(2a)に印加して平板上部電極(2a)と下部電極(2b)との間で高周波放電を発生せしめ、ドーピングガスをプラズマ化とイオン化し、このガスにて被処理ウェハ(1)の表面にドーパントをドーパする。同時に電極(2)もプ

ラズマに直接曝されているために電極成分がスパッタされて飛び出し、同時に被処理ウェハ(1)にドーパされるが、電極成分が被処理ウェハ(1)並びにドーパントと同一物であるために電極(2)が汚染源になる事がない。
 第2図はE C R装置(B)の概略断面図であるが、チャンバ(5)の上部にマイクロウェーブ発信器(3a)、マイクロウェーブ電力印加用のマグネット(7)とドーピングガス供給管(4)とを配置し、チャンバ(5)の底部に電極(2c)(通常はサセクタと称するがここでは用語を統一するために電極と言う。)が配置されており、電極(2c)上に被処理ウェハ(1)が載置されるようになっており、チャンバ(5)の上部のガス供給管(4)からチャンバ(5)内に供給されたドーピングガスは前述の場合と同様にプラズマの作用にて被処理ウェハ(1)にドーパされる。この場合も前述同様電極(2c)はプラズマに直接曝されてスパッタされ、電極成分も被処理ウェハ(1)にドーパされるが被処理ウェハ(1)のドーパント以外の不純物レベルは上昇しない。

尚、ドーピングガスの供給量はチャンバ(5)の大きさ、被処理ウェハ(1)の枚数、速度その他の要因によって変わって来る。

このようにドーパントをドーブした電極(2)を用いてドーピングした被処理ウェハ(1)をSIMS分析するとデバイスを作製しようとするシリコンウェハ(1)自身が持つ固有の重金属(例えばFe, Cu, Ni, Crなど)は検出されるもののこれ以上の重金属不純物レベルにはならず、ドーピング処理による汚染はみられなかった。

(効 果)

本発明は叙上のように、被処理ウェハにドーピングするドーパントと同種のドーパントをドーピングしたシリコン単結晶にて電極を構成してあるので、平板上部電極乃至マグネットに印加して平板上部電極乃至マイクロウェーブ励起でプラズマを発生せしめ、ドーピングガスをプラズマ化とイオン化して被処理ウェハの表面にドーパントをドーブするに際し、同時にプラズマに直接曝された電極からも電極成分がスパッタされて飛び出

し、同時に被処理ウェハにドーパされる事になるが、電極成分が被処理ウェハ並びにドーパントと同一物であるためにドーピングによって被処理ウェハの不純物レベルがドーパント以外は高くなり、電極が汚染源になる事がないと言う利点がある。

4. 図面の簡単な説明

第1図…本発明に用いられるプラズマ処理装置の概略断面図。

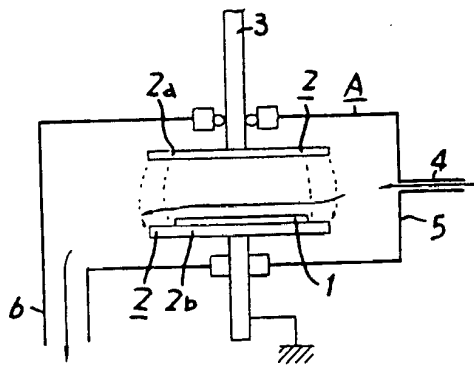
第2図…本発明に用いられるECR装置の概略断面図

- (A)…プラズマ処理装置 (B)…ECR装置
 (1)…被処理ウェハ (2)…電極
 (2a)…上部電極 (2b)…下部電極
 (2c)…サセプタ (3)…電源
 (3a)…マイクロウェーブ発信器
 (4)…ガス供給管 (5)…チャンバ
 (6)…排出管 (7)…マグネット

特許出願人 エム・セテック株式会社
 代理人 弁理士 森 義 明

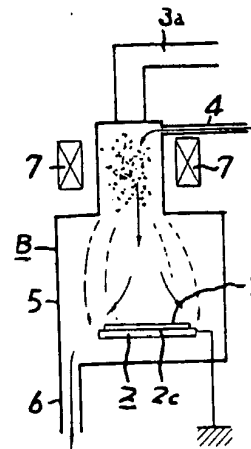


第1図



- (A)…プラズマ処理装置 (B)…ECR装置
 (1)…被処理ウェハ (2)…電極
 (2a)…上部電極 (2b)…下部電極
 (2c)…サセプタ (3)…電源
 (3a)…マイクロウェーブ発信器
 (4)…ガス供給管 (5)…チャンバ
 (6)…排出管 (7)…マグネット

第2図



手続補正書(方式)

昭和63年10月25日

特許庁長官 殿

1. 事件の表示

昭和63年特許願第170153号

2. 発明の名称… プラズマ処理装置の電極構造

3. 補正をする者

事件との関係 (特許出願人)

住所 東京都台東区谷中3丁目6番16号

名称 エム・セテック株式会社

代表者 松宮 律夫

4. 代理人 〒530

住所 大阪市北区梅田2-2-25 新阪神ビル

氏名 (8242) 井理士 森 義明

☎06-347-7886

5. 補正命令の日付…昭和63年9月7日

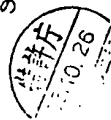
昭和63年9月27日(発送日)

6. 補正の対象…明細書

7. 補正の内容

①明細書第1頁第1行目の「プラズマ処理装置の

方式
審査



電極構造」を削除して、

「明細書

1. 発明の名称

「プラズマ処理装置の電極構造」を挿入致しま

す。

代理人 井理士 森 義明

